

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-085113

(43)Date of publication of application : 30.03.1999

(51)Int.Cl.

G09G 3/36
G02F 1/133
H03F 3/45

(21)Application number : 09-248559

(71)Applicant : NEC CORP

(22)Date of filing : 12.09.1997

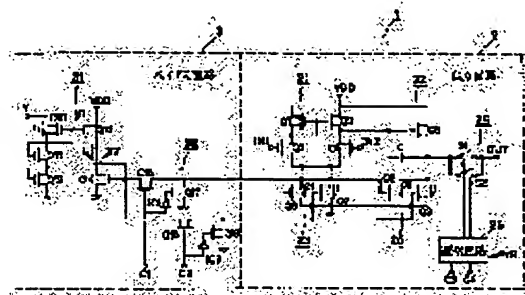
(72)Inventor : HASHIMOTO YOSHIHARU
ABE KATSUMI
YAMAMOTO KEIICHI

(54) DEVICE FOR DRIVING LIQUID CRYSTAL

(57)Abstract:

PROBLEM TO BE SOLVED: To dissolve trouble of display caused by ringing and overshoot when display is performed by driving each liquid crystal having a different load.

SOLUTION: A source driver 1 is constituted with an output circuit 2 and a bias circuit 3, further a output circuit 2 is constituted with a differential amplifier 21 and an output section 22, and a variable resistor section 25 is provided between the output section 22 and liquid crystal. Then, malfunction of liquid crystal display is prevented by adjusting a resistance value of the variable resistor section in accordance with a load state of driven liquid crystal. Also, bias variable circuits 23, 24, 32 varying a bias current are provided, and liquid crystal is driven by varying a bias current of the differential amplifier in accordance with a load state of liquid crystal and generating a driving current in accordance with a load.



LEGAL STATUS

[Date of request for examination] 12.09.1997
 [Date of sending the examiner's decision of rejection] 20.02.2001
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number] 3488054
 [Date of registration] 31.10.2003
 [Number of appeal against examiner's decision of rejection] 2001-003593
 [Date of requesting appeal against examiner's decision of rejection] 08.03.2001
 [Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-85113

(43) 公開日 平成11年(1999) 3月30日

(51) Int.Cl.⁸

識別記号

F I

G 0 9 G 3/36

G 0 9 G 3/36

G 0 2 F 1/133

G 0 2 F 1/133

H 0 3 F 3/45

H 0 3 F 3/45

5 0 5

A

審査請求 有 請求項の数 9 O L (全 6 頁)

(21) 出願番号

特願平9-248559

(22) 出願日

平成9年(1997) 9月12日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 楠本 義春

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 安部 勝美

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 山本 圭一

東京都港区芝五丁目7番1号 日本電気株式会社内

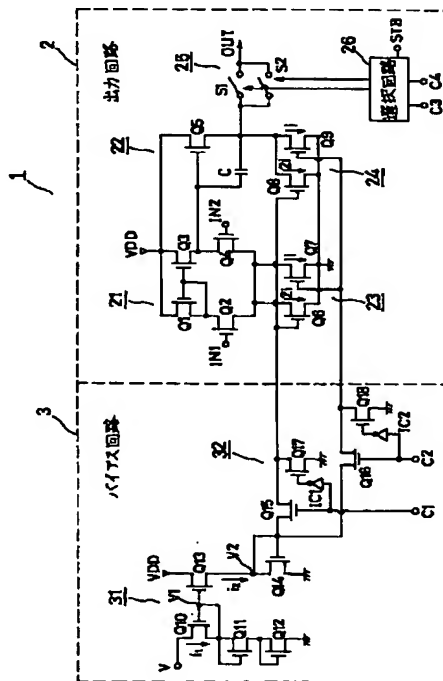
(74) 代理人 弁理士 山川 政樹

(54) 【発明の名称】 液晶駆動用装置

(57) 【要約】

【課題】 異なる負荷を有する各液晶を駆動して表示を行う場合、リングングやオーバーシュートに起因する表示の不具合を解消する。

【解決手段】 ソースドライバ1を、出力回路2とバイアス回路3とにより構成し、さらに出力回路2を差動アンプ21及び出力部22により構成して、出力部22と液晶との間に可変抵抗部25を設ける。ここで、可変抵抗部の抵抗値を、駆動する液晶の負荷状態に応じて調整することにより液晶表示の不具合を回避する。また、バイアス電流を可変するバイアス可変回路23、24、32を設け、差動アンプのバイアス電流を液晶の負荷状態に応じて変え、負荷に応じた駆動電流を発生させて液晶を駆動する。



【特許請求の範囲】

【請求項 1】 複数本の走査線と複数のデータ線とを備える液晶を前記複数のデータ線にそれぞれ接続される増幅器によって駆動する液晶駆動用装置において、前記増幅器と前記データ線との間に可変抵抗部を設けたことを特徴とする液晶駆動用装置。

【請求項 2】 請求項 1 において、前記可変抵抗部は並列接続された複数のアナログスイッチにより構成されることを特徴とする液晶駆動用装置。

【請求項 3】 請求項 2 において、前記複数のアナログスイッチは複数の MOS トランジスタにより構成されることを特徴とする液晶駆動用装置。

【請求項 4】 請求項 2 において、前記複数のアナログスイッチは重み付けされることを特徴とする液晶駆動用装置。

【請求項 5】 請求項 2 において、前記複数のアナログスイッチは外部からのデジタル入力信号に基づいて制御されることを特徴とする液晶駆動用装置。

【請求項 6】 請求項 1 において、前記増幅器は並列接続された複数の MOS トランジスタからなる定電流源を有し、前記 MOS トランジスタのゲートには前記定電流源のバイアス電流を可変とするバイアス回路を設けたことを特徴とする液晶駆動用装置。

【請求項 7】 請求項 6 において、前記複数の MOS トランジスタは重み付けされていることを特徴とする液晶駆動用装置。

【請求項 8】 請求項 6 において、前記バイアス回路は外部からのデジタル入力信号に基づいて制御されることを特徴とする液晶駆動用装置。

【請求項 9】 請求項 6 において、前記複数の MOS トランジスタのドレインまたはソースの拡散層が共通であることを特徴とする液晶駆動用装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、液晶を駆動する液晶駆動用装置に関する。

【0002】

【従来の技術】 図 4 は、この種の液晶駆動用装置の構成を示すブロック図である。同図において、11 は液晶、12 は複数の駆動部 121 ~ 12n からなり液晶 11 の各ソース電極を各個に駆動するソースドライバ、13 は複数の駆動部 131 ~ 13m からなり液晶 11 の各ゲート電極を各個に駆動するゲートドライバである。ここで、液晶 11 に対し、ソースドライバ 12 の例えば駆動部 121 から駆動電流を与えると同時に、ゲートドライバ 13 の駆動部 131 から駆動電圧を与えると、その交点に位置する液晶 11 のドット 111 が表示されるようになっている。

【0003】

【発明が解決しようとする課題】 ところで、液晶 11 は等価的には図 5 に示すように、抵抗 R とコンデンサ C とからなり、この抵抗 R とコンデンサ C とからなる負荷回路がソースドライバ 12 の出力段に設けられた増幅器 14 により駆動される。

【0004】 しかし、液晶 11 は近年大型化が進むにつれてその負荷も大きくなる傾向にある。また、液晶 11 はその製作過程で負荷にばらつきが生じる。一方、増幅器 14 の駆動能力は一定であるため、増幅器 14 の駆動能力に対して液晶 11 の負荷が大きい場合は増幅器 14 の出力にリングングが生じるという問題がある。また、増幅器 14 の駆動能力に対して液晶 11 の負荷が小さい場合は増幅器 14 の出力はオーバーシュートするという問題もある。このように増幅器 14 の出力が各液晶の負荷の大小によってリングングしたり、或いはオーバーシュートしたりすると、液晶に表示の不具合が発生するという問題があった。

【0005】 したがって本発明は、ソースドライバにより異なる負荷を有する各液晶を駆動して表示を行う場合、液晶の表示不具合を解消することを目的とする。

【0006】

【課題を解決するための手段】 このような課題を解決するために本発明は、複数本の走査線と複数のデータ線とを備える液晶を複数のデータ線にそれぞれ接続される増幅器によって駆動する液晶駆動用装置において、増幅器とデータ線との間に可変抵抗部を設けたものである。したがって、可変抵抗部の抵抗値を、駆動される液晶の負荷状態に応じて調整することが可能になり、この結果、出力部からリングングやオーバーシュートが発生せず、良好な液晶表示を行うことができる。また、可変抵抗部は並列接続された複数のアナログスイッチにより構成されるものである。また、複数のアナログスイッチは MOS トランジスタにより構成されるものである。また、複数のアナログスイッチは重み付けされるものである。また、複数のアナログスイッチは外部からのデジタル入力信号に基づいて制御されるものである。また、増幅器は並列接続された複数の MOS トランジスタからなる定電流源を有し、MOS トランジスタのゲートには定電流源のバイアス電流を可変とするバイアス回路を設けたものである。また、定電流源を構成する複数の MOS トランジスタは重み付けされるものである。また、バイアス回路は外部からのデジタル入力信号に基づいて制御されるものである。

【0007】

【発明の実施の形態】 以下、本発明について図面を参照して説明する。図 1 は、本発明の実施の形態を示す回路図であり、液晶のソース電極を駆動するソースドライバの構成を示すものである。同図において、ソースドライバ 1 は、出力端子 OUT から液晶のソース電極を駆動す

る出力回路 2 と、出力回路 2 のバイアス電流を生成するバイアス回路 3 とから構成される。

【0008】出力回路 2 は、電界効果トランジスタ（以下、トランジスタ）Q1～Q4、Q6、Q7 からなり、入力端子 IN1、IN2 からの 2 つの入力信号の差分信号を増幅する差動部 21 と、トランジスタ Q5、Q8、Q9 及びコンデンサ C からなり差動部 21 からの信号を入力して液晶を駆動する出力部 22 と、出力部 22 に接続され互いに並列接続されたアナログスイッチ S1、S2 を有する可変抵抗部 25 と、可変抵抗部 25 の各アナログスイッチ S1、S2 の開閉を制御する選択回路 26 とからなる。ここで、差動部 21 及び出力部 22 により増幅器が構成される。また、差動部 21 内には、トランジスタ Q6、Q7 からなり、トランジスタ Q1～Q4 から構成される差動アンプ回路のバイアス電流を可変するバイアス電流可変回路 23 が設けられ、出力部 22 には、トランジスタ Q8、Q9 からなり、トランジスタ Q5 及びコンデンサ C により構成される回路のバイアス電流を可変するバイアス電流可変回路 24 が設けられている。

【0009】一方、バイアス回路 3 は、トランジスタ Q10～Q14 からなり外部電圧 V を入力して、出力回路 2 内の各バイアス電流可変回路（定電流回路）23、24 のバイアス電流を制御するバイアス部 31 と、トランジスタ Q15～Q18 からなりバイアス部 31 の出力側に接続されバイアス部 31 から各バイアス電流可変回路 23、24 へ出力されるバイアス電圧を可変するバイアス電圧選択回路 32 とからなる。

【0010】次に、以上のように構成されたソースドライバ 1 の動作を説明する。出力回路 2 のバイアス電流を生成するバイアス回路 3 では、バイアス部 31 のトランジスタ Q10 に電圧端子 V を介して外部電圧が印加された場合、トランジスタ Q10～Q12 はオンし電流 i_1 がトランジスタ Q10～Q12 に流れる。このときトランジスタ Q13、Q14 にはトランジスタ Q13 のソースとドレイン間の電圧 $V_{DD}-V_2$ とゲート電圧 V_1 で決定される電流 i_2 が流れ、この V_2 の電圧が出力回路 2 のバイアス電流可変回路 23、24 のゲート電圧として印加される。

【0011】ここで、トランジスタ Q15、Q16 のゲート電圧は、制御端子 C1、C2 を介して外部から制御されており、制御端子 C1 を介して外部からトランジスタ Q15 のゲートに「H」レベルの電圧が印加されると、トランジスタ Q15 はオンする。また、このとき外部制御信号の反転信号がトランジスタ Q17 のゲートに出力されるため、トランジスタ Q17 はオフする。この結果、バイアス部 31 の「V2」レベル電圧が出力回路 2 内の各トランジスタ Q6、Q8 のゲートに印加され、各トランジスタ Q6、Q8 はオンする。

【0012】また、制御端子 C2 を介して外部からトラ

ンジスタ Q16 のゲートに「H」レベルの電圧が印加されると、トランジスタ Q16 はオンする。この場合その外部制御信号の反転信号がトランジスタ Q18 のゲートに出力されるため、トランジスタ Q18 はオフする。この結果、バイアス部 31 のトランジスタ Q13 からの「H」レベル電圧が出力回路 2 内の各トランジスタ Q7、Q9 のゲートに印加され、各トランジスタ Q7、Q9 はオンする。

【0013】ここで、出力回路 2 内の差動部 21 内の差動アンプ回路のバイアス電流を可変するバイアス電流可変回路 23 において、トランジスタ Q7 のオン電流を i とし、トランジスタ Q6 のオン電流を $2i$ とするようなバイアス電流の重み付けを行う。なお、この場合、図 6、図 7 に示すようにトランジスタ Q6 は同一のオン電流 i を有する 2 つのトランジスタ Q6A、Q6B を並列接続して構成することもできる。図 6 はバイアス電流可変回路 23 を構成するトランジスタ Q6 と Q7 を少ない面積で構成するために、S（ソース）／D（ドレイン）拡散層を共用化したものである。また、図 7 はバイアス電流可変回路 23 とバイアス電流可変回路 24 を構成するトランジスタ Q6～Q9 を少ない面積で構成するために、S／D 拡散層を共用化したものである。このような場合、バイアス回路 3 の制御端子 C2 に「H」レベル電圧が印加されると、トランジスタ Q7 のオンによりバイアス電流 i が差動部 21 の差動アンプ回路に供給される。また、制御端子 C1 に「H」レベル電圧が印加されると、トランジスタ Q6 のオンによりバイアス電流 $2i$ が差動部 21 の差動アンプ回路に供給される。さらに、制御端子 C1、C2 に「H」レベル電圧が印加されると、トランジスタ Q6、Q7 のオンによりバイアス電流 $3i$ が差動部 21 の差動アンプ回路に供給される。

【0014】このようにして、バイアス電流可変回路 23 は、差動部 21 の差動アンプ回路のバイアス電流を変えることができる。一方、出力回路 2 の出力部 22 のバイアス電流可変回路 24 の動作も同様であり、バイアス回路 3 の制御端子 C2 に「H」レベル電圧が印加されると、トランジスタ Q9 のオンによりバイアス電流 i が出力部 22 の回路に供給される。また、制御端子 C1 に「H」レベル電圧が印加されると、トランジスタ Q8 のオンによりバイアス電流 $2i$ が出力部 22 の回路に供給される。さらに、制御端子 C1、C2 「H」レベル電圧が印加されると、トランジスタ Q8、Q9 のオンによりバイアス電流 $3i$ が出力部 22 の回路に供給される。

【0015】図 2（a）はバイアス回路 3 内の制御端子 C1、C2 に対して外部から印加される電圧レベルと、このときのバイアス電流可変回路 23 の各トランジスタ Q6、Q7 の出力電流値及びバイアス電流可変回路 24 の各トランジスタ Q8、Q9 の出力電流値との関係をまとめて示したものである。なお、図中の制御端子 C1、C2 の欄の「1」は、印加電圧の「H」（High）レ

ベルを示し、「0」は印加電圧の「L」（Low）レベルを示している。

【0016】次に、図3は、出力回路2のバイアス電流値と出力回路2の出力波形との関係を示す波形図であり、図3（a）は出力回路2に接続される液晶の負荷が大きい場合、図3（b）は出力回路2に接続される液晶の負荷が小さい場合をそれぞれ示している。図3によれば、液晶の負荷の大小に関わらず、出力回路2のバイアス電流を大きくすると、出力回路2の出力は図中点線部分で示すように、直ちに目的とする電圧に達することが分かる。したがって、出力波形にリングングやオーバーシュートが生じて直ちに目的電圧に達するため、正常な液晶表示を行うことができる。

【0017】このように、出力回路2内の差動部21及び出力部22のバイアス電流を出力部22に接続される各液晶の負荷に応じて可変にすることにより、接続される各液晶の負荷が異なった場合でもその負荷に応じた出力電流を与えることが可能になり、したがって負荷のばらつきに起因する液晶の表示の不具合を防止できる。なお、この実施の形態では、出力回路2の出力部22のバイアス電流を可変するバイアス電流可変回路24を設けているが、出力部22に直接一定のバイアス電流を供給するようにしても良い。また、バイアス回路3のバイアス部31の電圧端子Vの電圧を可変とすることによりトランジスタQ13の出力電流を可変してこの出力電流を直接出力回路2内の差動部21及び出力部22へのバイアス電流とするように構成しても良い。

【0018】次に、図1において、出力部22の出力側にさらにアナログスイッチS1、S2が並列接続された可変抵抗部25を接続してその可変抵抗部25の出力を液晶のソース電極に接続するように構成する。そして、そのアナログスイッチS1、S2のオンオフ（開閉）を選択する選択回路26を設け、その選択回路26を制御端子C3、C4及びブストロブ端子STBを介し外部から制御できるようにする。

【0019】ところでアナログスイッチはオンした場合でも数KΩの抵抗値を有しており、そのオン抵抗をスイッチS1、S2で異なるようにして重み付けを行う。即ち、図2（b）に示すように、アナログスイッチS1がオンした場合のオン抵抗を2Rとすると、アナログスイッチS2がオンした場合のオン抵抗をその半分のRとする。なお、それぞれオン抵抗がRの2つのアナログスイッチS1A、S1Bを直列に接続するようにしてアナログスイッチS1を構成しても良い。

【0020】このようにして重み付けされたアナログスイッチS1、S2を出力部22に並列接続して出力部22の液晶の駆動能力を調整できるようにする。即ち、液晶の負荷が小さく出力部22の出力波形にリングングが生じるような場合は、アナログスイッチS1またはアナログスイッチS2のみをオンさせて可変抵抗部25のオ

ン抵抗値が2RまたはRとなるように外部から選択回路26の制御端子C4、C3の電圧を制御する。この結果、出力部22の駆動出力が可変抵抗部25の大きなオン抵抗により抑えられて液晶へ送出されることになり、良好な液晶表示を行うことが可能になる。

【0021】また、液晶の負荷が大きく出力部22の出力波形のスリューレート（信号の立ち上がり時間や立ち下がり時間）が遅くなるような場合は、アナログスイッチS1及びアナログスイッチS2をともにオンさせて可変抵抗部25のオン抵抗値が2/3Rとなるように外部から選択回路26の制御端子C4、C3の電圧を制御する。この結果、出力部22の駆動能力が可変抵抗部25のオン抵抗により調整されて液晶へ出力されることになり、良好な液晶表示が可能になる。

【0022】図2（b）は、制御端子C3、C4を介して外部からの制御によりアナログスイッチのオンオフ（開閉）を行う選択回路26の出力と各アナログスイッチのオン抵抗値の関係をまとめて示した図であり、図中のアナログスイッチS1、S2の欄の「1」は当該アナログスイッチのオンを示し、「0」は当該アナログスイッチのオフを示している。即ち、可変抵抗部25のアナログスイッチS1、S2がともにオフの場合は、可変抵抗部25の抵抗値は無量大となり、スイッチS2のみがオンするとオン抵抗値はRとなる。また、スイッチS1のみがオンするとオン抵抗値は2Rとなり、さらにスイッチS1、S2がともにオンするとオン抵抗値は2/3Rとなる。なお、各バイアス電流可変回路を省略して、可変抵抗部25の調整のみによっても液晶表示の不具合を防止できる。この場合、バイアス回路3から一定のバイアス電流を出力回路2の差動アンプ21及び出力部22に供給する。

【0023】

【発明の効果】以上説明したように本発明によれば、複数本の走査線と複数のデータ線とを備える液晶を複数のデータ線にそれぞれ接続される増幅器によって駆動する液晶駆動用装置において、増幅器とデータ線との間に可変抵抗部を設けるようにしたので、可変抵抗部の抵抗値を、駆動される液晶の負荷状態に応じて調整することが可能になり、この結果、出力部からリングング及びオーバーシュートやスリューレートの遅れが発生することによる液晶表示の不具合を回避できる。また、増幅器に、並列接続された複数のMOSトランジスタからなる定電流源を設け、MOSトランジスタのゲートには定電流源のバイアス電流を可変とするバイアス回路を設けたので、増幅器のバイアス電流を液晶の負荷状態に応じて変えることが可能になり、この結果、各液晶の負荷状態に応じた駆動電流が各液晶へ供給できることから、良好な液晶表示を行うことができる。

【図面の簡単な説明】

【図1】 本発明に係る液晶駆動用装置の構成を示す回

路図である。

【図2】 上記装置を構成するバイアス選択回路及び可変抵抗部の制御の状況を示す図である。

【図3】 上記装置から出力される波形図である。

【図4】 上記装置の全体の構成を示すブロック図である。

【図5】 上記装置のソースドライバにより駆動される液晶の等価回路を示す図である。

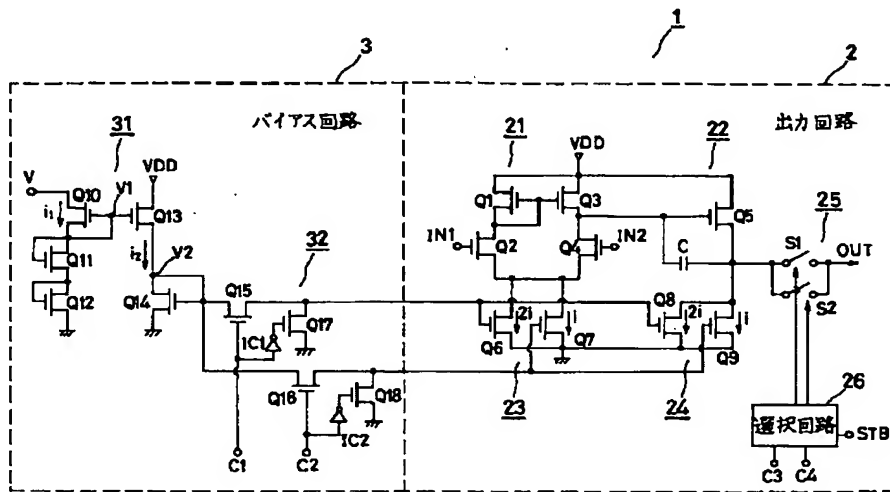
【図6】 バイアス電流可変回路23のマスクレイアウト図である。

*【図7】 バイアス電流可変回路23、24のマスクレイアウト図である。

【符号の説明】

1…ソースドライバ、2…出力回路、3…バイアス回路、21…差動部、22…出力部、23、24…バイアス電流可変回路、25…可変抵抗部、26…選択回路、31…バイアス部、32…バイアス電圧選択回路、Q1～Q18、Q6A、Q6B、Q8A、Q8B…電界効果トランジスタ、S1、S2…アナログスイッチ、IC1…インバータ、IC2…インバータ、S…ソース、D…ドレイン。

【図1】



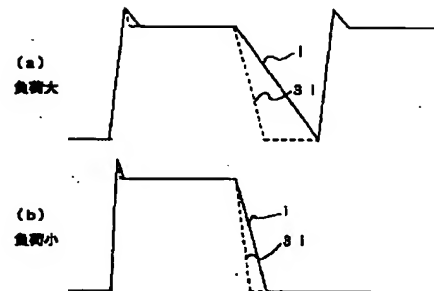
【図2】

(a)			(b)		
C1	C2	電流	S1	S2	オン抵抗
0	0	0	0	0	無限大
0	1	1I	0	1	R
1	0	2I	1	0	2R
1	1	3I	1	1	2/3 R

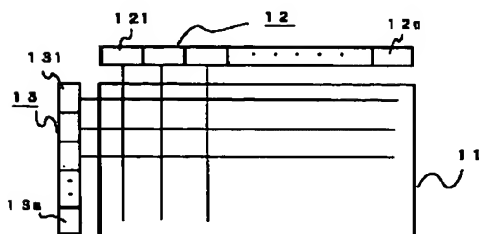
0: Low
1: High

0: オフ
1: オン

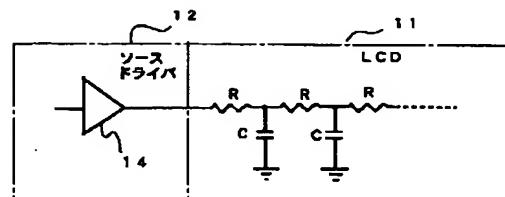
【図3】



【図4】



【図5】



【圖 7】

